

DIALOG(R) File 345: Inpadoc/Fam. & Legal Stat

(c) 2004 EPO. All rts. reserv.

5776589

Basic Patent (No, Kind, Date): JP 61244068 A2 861030 <No. of Patents: 002>

THIN FILM TRANSISTOR (English)

Patent Assignee: OKI ELECTRIC IND CO LTD

Author (Inventor): NISHIKAWA SATORU; FUKUDA HISASHI; KAKINUMA HIROAKI

IPC: *H01L-029/78; G02F-001/133; G09F-009/30; H01L-027/12

Derwent WPI Acc No: *C 86-328557;

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 61244068	A2	861030	JP 8585233	A	850420 (BASIC)
JP 94066471	B4	940824	JP 8585233	A	850420

Priority Data (No, Kind, Date):

JP 8585233 A 850420

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

02029968 **Image available**

THIN FILM TRANSISTOR

PUB. NO. : 61-244068 [JP 61244068 A]

PUBLISHED: October 30, 1986 (19861030)

INVENTOR(s): NISHIKAWA SATORU

 FUKUDA HISASHI

 KAKINUMA HIROAKI

APPLICANT(s): OKI ELECTRIC IND CO LTD [000029] (A Japanese Company or
Corporation), JP (Japan)

APPL. NO. : 60-085233 [JP 8585233]

FILED: April 20, 1985 (19850420)

INTL CLASS: [4] H01L-029/78; G02F-001/133; G09F-009/30; H01L-027/12

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 29.2 (PRECISION
INSTRUMENTS -- Optical Equipment); 44.9 (COMMUNICATION --
Other)

JAPIO KEYWORD: R004 (PLASMA); R011 (LIQUID CRYSTALS); R096 (ELECTRONIC
MATERIALS -- Glass Conductors); R097 (ELECTRONIC MATERIALS --
Metal Oxide Semiconductors, MOS)

JOURNAL: Section: E, Section No. 491, Vol. 11, No. 92, Pg. 94, March
24, 1987 (19870324)

ABSTRACT

PURPOSE: To avoid the deterioration of light shielding characteristics and
simplify the process by forming a light shielding film with an amorphous
carbon thin film.

CONSTITUTION: After an activation layer 74, a source electrode 76, a drain
electrode 77 and a passivation layer 79 are formed, a light shielding layer
12 is formed out of an amorphous carbon film. In this case, the passivation
layer 79 and the light shielding layer 12 can be made to grow in one
process only by changing material gas in the same plasma CVD apparatus. For
instance, when the passivation layer 79 is made of a-SiO_x, the light
shielding layer 12 can be formed on the passivation layer 79 continuously

in one process by changing the material gas from $\text{SiH}_x + \text{N}_2\text{O}$ to $\text{C}_2\text{H}_2 + \text{H}_2$. After these layers are formed, the unnecessary parts of those layers above a display electrode 81 are removed by plasma etching. With this constitution, processes such as deposition of a metal layer for the light shielding layer, photolithography and reformation of the passivation layer are unnecessitated and the process can be quite simplified.

⑫ 公開特許公報(A)

昭61-244068

⑪ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)10月30日

H 01 L 29/78
G 02 F 1/133
G 09 F 9/30
H 01 L 27/12

1 1 8

8422-5F
D-8205-2H
6810-5C
7514-5F

審査請求 未請求 発明の数 1 (全6頁)

⑭ 発明の名称 薄膜トランジスタ

⑮ 特 願 昭60-85233

⑯ 出 願 昭60(1985)4月20日

⑰ 発 明 者 西 川 哲 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
⑱ 発 明 者 福 田 永 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
⑲ 発 明 者 柿 沼 弘 明 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内
⑳ 出 願 人 沖電気工業株式会社 東京都港区虎ノ門1丁目7番12号
㉑ 代 理 人 弁理士 大 垣 孝

明 細 書

に関する。

1. 発明の名称 薄膜トランジスタ

(従来技術)

2. 特許請求の範囲

(1) 能動層と、ゲート電極と、ソース電極と、
ドレイン電極と、遮光層とを具える薄膜トランジ
スタにおいて、

該遮光層を非晶質炭素薄膜で形成したことを特
徴とする薄膜トランジスタ。

(2) 非晶質炭素薄膜の光学的バンドギャップは
0 e V または 0 e V 以外の 1 . 0 e V 以下の値で
あることを特徴とする特許請求の範囲第1項記載
の薄膜トランジスタ。

(3) 非晶質炭素薄膜は、原料である炭化水素ガ
ス (C_nH_m) (但し、n, m は正の整数) に対
して B₂H₆ を 100 ~ 10000 ppm 添加して
得られた薄膜とすることを特徴とする特許請求の
範囲第1項記載の薄膜トランジスタ。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は薄膜トランジスタ、特にその遮光層

薄膜トランジスタは主として液晶表示パネルの
アクティブマトリックス用のスイッチング素子と
して用いられている。この薄膜トランジスタ (以
下 TFT と称する場合がある) は、一般にはその能
動層をアモルファスシリコン (以下 a-Si と称
する場合がある) で形成している。

液晶表示パネルは透過型で用いられる場合が多
く、そのため外光が a-Si TFT を照射する。
a-Si TFT は強い光を受けると、そのオフ抵
抗が小さくなるため、このスイッチング素子で液
晶駆動する場合、コントラスト比が低下してしま
うという問題があった。

従来は、この問題の解決を図るため、文献
「ジャパン ディスプレイ (JAPAN DISPLAY) '83
(社団法人 テレビジョン学会 (ITEJ) 共催の講演
予稿集) に開示されているように、a-Si TFT
のチャンネル上に光シールド用の遮光層を設け
た構造の薄膜トランジスタが提案されている。

第7図はこのようなアモルファスシリコン薄膜トランジスタを含む液晶表示パネルの一画素の要部を概略的に示す断面図であり、70は $a-SiTF$ 、71はガラス基板、72はこのガラス基板71上に設けたゲート電極、73はゲート電極72を覆うようにガラス基板71上に設けた例えば SiO_2 のようなゲート絶縁膜、74は能動層である $a-Si$ 層、75はソース及びドレイン電極との電気的接触を良好にするための低抵抗層である p 型 $a-Si$ 層、76及び77はソース電極及びドレイン電極である。

さらに、78はチャンネル上に設けた遮光層であり、この従来の薄膜トランジスタの遮光層78は金属層で形成しているため、ソース及びドレイン電極76及び77上に絶縁性のパッシベーション層79を設けた後に、この遮光層を設け、その上にこれを保護する目的で再度パッシベーション層79を積層している。尚、80はアース電極、81は表示電極、82は例えば SiO_2 のような保護層であり、パッシベーション層79及び保護層82の上側に液晶層、

この発明の目的は、従来の遮光特性を劣化することなく、製造工程を簡略化することが出来る構造の薄膜トランジスタを提供することにある。

(問題点を解決するための手段)

この目的の達成を図るため、この発明の薄膜トランジスタによれば、遮光膜を非晶質炭素薄膜で形成する。

この場合、この非晶質炭素薄膜の光学的バンドギャップを 0.6 eV の場合を含む 1.0 eV 以下の値とするのが好適である。

さらに、この非晶質炭素薄膜は、原料である炭化水素ガス(C_nH_m) (但し、 n, m は正の整数)に対して B_2H_6 を流量比で $100 \sim 10000\text{ ppm}$ 添加して成膜した薄膜とするのが好適であり、特にこの流量比を $1000 \sim 3000\text{ ppm}$ とするのが良い。

(作用)

この発明の遮光層として用いるアモルファス炭素($a-C$)薄膜は成膜条件によってその物性が大きく変化することが知られている。そこで、こ

共通電極を具えたガラス基板及びその他の液晶表示パネルに必要な構成成分(それぞれ図示を省略してある)が設けられている。

この薄膜トランジスタに液晶層側から外光83を照射しても、上述した遮光層78が外光をさえぎり、このためチャンネルには外光が当たらないため、上述の文献によれば、 3×10^5 ルクス(lx)の光照射の下でも、暗中と同じコントラスト比が達成されたと報告されている。

(発明が解決しようとする問題点)

しかしながら、上述した従来構造の $a-SiTF$ では遮光層を金属材料で形成している。これがため、ソース及びドレイン電極間の短絡を防ぎかつ遮光層を保護するために二回の工程によりパッシベーション層を形成しなければならず、さらには、遮光層の蒸着、パターニング等の工程が必要となる。このように、従来の薄膜トランジスタはその製造に当り、工程が複雑となるという欠点があった。

の出願に係る発明者等は $a-C$ 薄膜の光学的バンドギャップ、暗導電率等の物性を調べた。この場合の $a-C$ 薄膜はアセチレンガス(C_2H_2)を原料とし、その成膜条件は水素ガスで 10% に希釈されたアセチレンガスを 80 cc/min の流量で通常の、電極径が 90 mm のプラズマCVD装置に導入し、基板温度を 200°C とし、周波数 13.56 MHz で $10 \sim 160\text{ W}$ のRF電力で成膜して得たものである。

第4図は上述した成膜条件で得られた $a-C$ 薄膜の光学的バンドギャップ(E_g) (曲線Iで示す)及び成膜速度($\text{\AA}/\text{sec}$) (曲線IIで示す)のRF電力依存特性を示す曲線図、第5図は暗導電率($1/\Omega\text{ cm}$)のRF電力依存特性を示す曲線図、第6図は上述した成膜条件で原料ガスに B_2H_6 を添加した時の $a-C$ 薄膜のドーピング特性を示す曲線図である。

この実験結果から理解出来るように、RF電力を 160 W として作製した $a-C$ 薄膜は、光学的エネルギーギャップ(E_g)は約 0.8 eV であ

り(第4図)、760nmでの吸収係数は $4.0 \times 10^4 \text{ cm}^{-1}$ となり、それ以下の波長に対して吸収係数は急激に増加するので、遮光効果が増大する。

また、RF電力を160Wとして作製したこのa-C薄膜の暗導電率は $3 \times 10^{-9} / \Omega \text{ cm}$ であり、例えば光出力が $300 \text{ mW} / \text{cm}^2$ の白色光をこの薄膜に照射した場合でも、光伝導は観測されなかった。従って、この薄膜は高抵抗であり、リーク電流が流れる恐れがない。

また、第6図に示すように、この条件で成膜するとき、 B_2H_6 を C_2H_2 に対し流量比すなわちガス組成比で1000ppm程度添加すると、暗導電率は B_2H_6 を添加しない場合に比べてさらに1/5程度の $6 \times 10^{-10} / \Omega \text{ cm}$ 程度の値となる。

また、上述した条件で成膜されたa-C薄膜はヌープ硬度で1700Kpa/mm²程度の非常に硬い膜であり、かつ、耐酸性及び耐アルカリ性に優れていることが分った。

第一実施例

第1図はこの発明の薄膜トランジスタの一実施例を示す。

10はこの発明の薄膜トランジスタでこの場合には能動層74をa-Siで形成したa-SITFTとする。この実施例では、ソース及びドレイン電極76及び77の形成後、通常のパッシベーション層79をa-SiO₂またはa-SiNx等で形成し、然る後、a-C遮光層12を被着形成した構造となっている。

この構造では、パッシベーション膜79及び遮光層12をプラズマCVD法により形成するとすれば、パッシベーション層79と遮光層12とを、同一のプラズマCVD装置において原料ガスを変えるだけで一工程で成長させることが出来る。例えばパッシベーション層79をa-SiO₂とした場合には、原料ガスをSiH₄+N₂OからC₂H₂+H₂に変えるだけで遮光層12をパッシベーション層79上に一工程で連続して形成することが出来る。これらの層の形成後、表示電極81上の不要部

以上のa-C薄膜の物性から、このa-C薄膜は薄膜トランジスタの遮光層として用いて好適であることが理解出来る。

従って、このa-C薄膜を遮光層として形成する場合には、フォトリソ、エッチング等の工程を必要とせずに、同一プラズマCVD装置でa-C薄膜及びパッシベーション層を一工程で連続形成出来、またa-C薄膜が高抵抗であるので場合によってはパッシベーション層を省略することも出来る。

(実施例)

以下、図面を参照して、この発明の実施例につき説明する。尚、これら図は液晶表示パネルの一画素部分の要部を構成する、主としてスイッチング素子としての薄膜トランジスタを概略的に示す断面図であり、第7図に示した構成成分と同一の構成成分には同一の符号を付して示し、その詳細な説明を省略する。また、断面を示すハッチング等は一部分を除き省略する。

分をプラズマエッチングにより除去すれば良い。

また、10W程度の低電力で作製したa-C層でも、第5図からも明らかなように、 $5 \times 10^{-14} / \Omega \text{ cm}$ と高抵抗であるので、この構造において、パッシベーション層79を低電力で作製したa-C層で形成する場合には、原料ガスの切換えを行わずにパッシベーション層79と遮光層12とを一工程で連続形成することが出来、ソース電極及びドレイン電極間でリーク電流が流れる恐れもない。

この構造によれば、従来のように遮光層のための金属層の蒸着、フォトリソ工程及びパッシベーション層の再度の形成等の工程が不要となり、従って製造工程が非常に簡単となる。

第二実施例

第2図はこの発明の薄膜トランジスタの第二実施例を示す断面図である。この実施例では、パッシベーション層を設けずに遮光層12を設け、この遮光層12にパッシベーション層の役割をもたせた構造となっている他は第1図に示した構造と変

らない。この場合、例えば、 $a-C$ 遮光層を160WのRF電力で1 μm の膜厚として作製したとし、また、薄膜トランジスタ10のゲート長が10 μm 及びゲート幅が100 μm であるとする、 $a-C$ 遮光層12を通して流れるリーク電流は $V_{DS} = 10V$ で $3 \times 10^{-11}A$ となり、液晶駆動の場合必要とされるオフ電流レベル(0.1nA)より1桁程度小さい値であるので問題とならない。

このリーク電流をさらに少なくするためには、第6図に示すように、 $a-C$ 成膜時に B_2H_6 を添加すれば良いことが分る。すなわち、第6図は横軸に流量比としての組成比を PH_3/C_2H_2 (n型)と B_2H_6/C_2H_2 (p型)とにつぎ取って示し、縦軸に暗導電率を取って示した図である。この図から、 B_2H_6 の添加量を C_2H_2 に対して流量比で100~10000ppmの範囲内とすれば高抵抗であり、パッシベーション層を兼ねた遮光層として利用出来、特にこの流量比を1000~3000ppmとすると、暗導電率が $\sim 10^{-10}/\Omega cm$ となり、その時のリーク電流は $6 \times$

良く、0eVであっても良い。

$a-C$ 薄膜の形成に原料ガスとして C_2H_2 を例にとって説明したが、 $a-C$ 膜が形成出来る炭化水素(C_nH_m 、但しn, mともに正の整数)であれば良い。

さらに、この薄膜トランジスタは液晶表示パネル以外のデバイスに用いられるものであっても良く、また、遮光層を具える構造のものであれば、他の部分の構成は問わずこの発明を適用することが出来る。

(発明の効果)

上述した説明からも明らかなように、この発明の薄膜トランジスタによれば、 $a-C$ 薄膜を遮光層として使用するのであるから、フォトリソ、エッチング工程が必要とならず、従来の金属遮光層を具える薄膜トランジスタの場合に比べて薄膜トランジスタの製造工程が簡単かつ容易となる。

さらに、 $a-C$ 薄膜を高抵抗層として形成することが出来、しかも、硬度、耐酸性及び耐アルカ

$10^{-12}A$ 程度以下と小さくなり好適である。

この第二実施例の構造においては、パッシベーション層を成膜する工程を省略出来るので、工程が簡単となる。

第三実施例

第3図はスタガー型 $a-SiTFET$ に $a-C$ 遮光層12を設けた実施例を示す。この場合には、遮光層12をガラス基板上に設けた構造となっているが、上述した各実施例と同様の効果を得ることが出来る。

この発明は上述した実施例にのみ限定されるものではないこと明らかである。例えば上述の各実施例では能動層を $a-Si$ 層としたが、 $a-Si$ と、窒素、酸素、炭素、ゲルマニウム等から選らばれた一種以上との化合物で形成しても良いし、マイクロクリスタル Si を用いても良い。

また、遮光特性をもたせるため、 $a-C$ 薄膜の光学的バンドギャップは1.0eV以下であれば

り性等も優れているので、遮光のみならず、パッシベーション層としての役割を兼用させることが出来、従って、所要に応じて従来のパッシベーション膜を省略することも出来、工程が簡単となる。

4. 図面の簡単な説明

第1図~第3図はこの発明の薄膜トランジスタの実施例を説明するための、液晶表示パネルの要部を示す断面図、

第4図~第6図はこの発明の説明に供する $a-C$ 薄膜の特性曲線図、

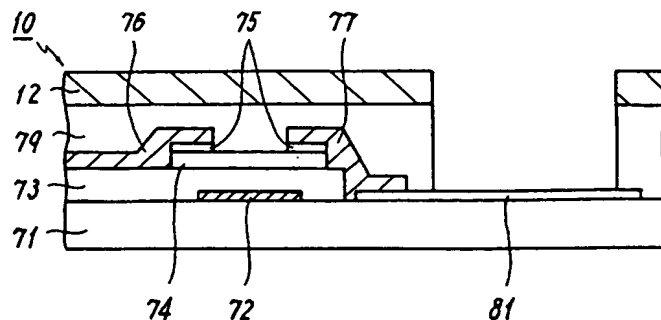
第7図は従来の薄膜トランジスタを説明するための、液晶表示パネルの要部を示す断面図である。

- | | |
|-----------------|-----------------|
| 10... 薄膜トランジスタ、 | 12... $a-C$ 遮光膜 |
| 71... ガラス基板、 | 72... ゲート電極 |
| 73... ゲート絶縁膜、 | 74... 能動層 |
| 75... 低抵抗層、 | 76... ソース電極 |
| 77... ドレイン電極 | |
| 78... パッシベーション層 | |

80...アース電極、

81...表示電極

82...保護膜。



10: 薄膜トランジスタ

12: a-C遮光層

72: ゲート電極

74: 能動層

76: ソース電極

77: ドレイン電極

特許出願人

沖電気工業株式会社

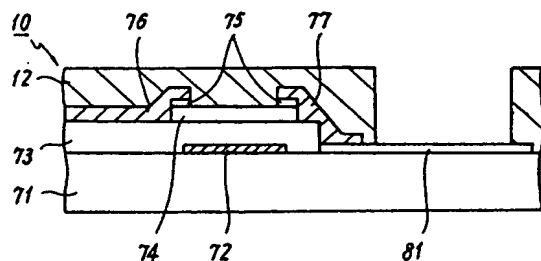
代理人 弁理士

大 垣

孝

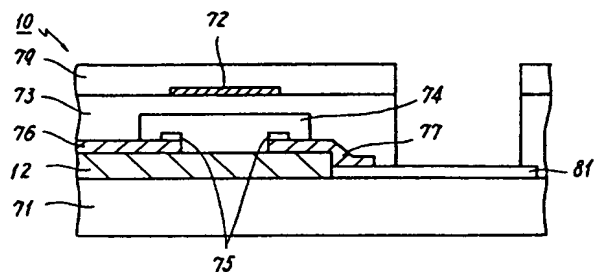
第一実施例のTFTの断面図

第 1 図



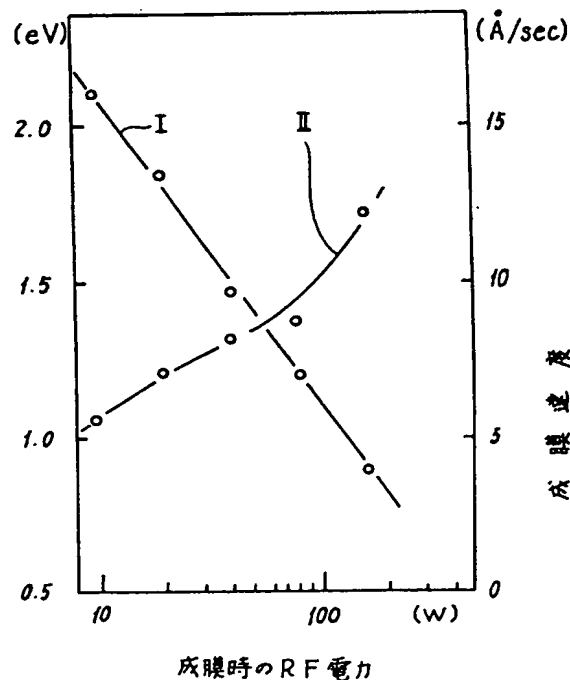
第二実施例のTFTの断面図

第 2 図



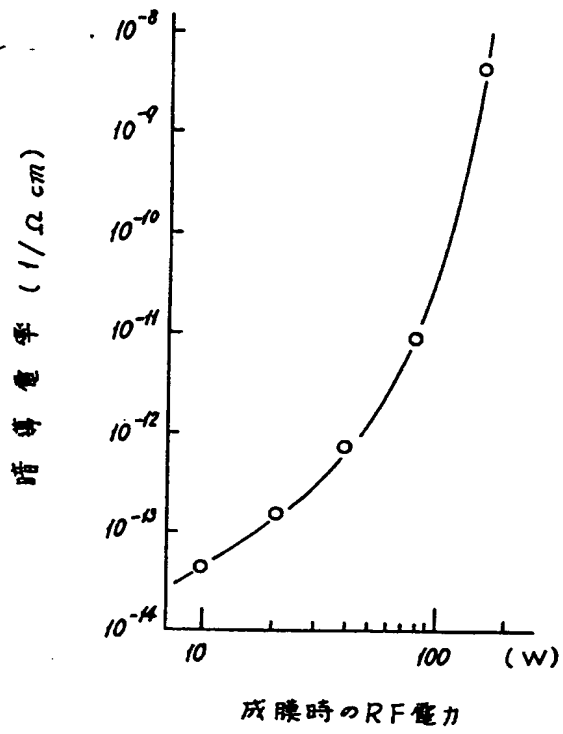
第三実施例のTFTの断面図

第 3 図



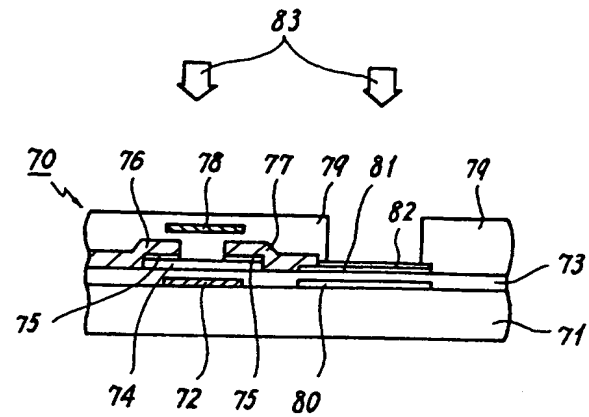
光学的バンドギャップ及び成膜速度のRF電力依存特性

第 4 図



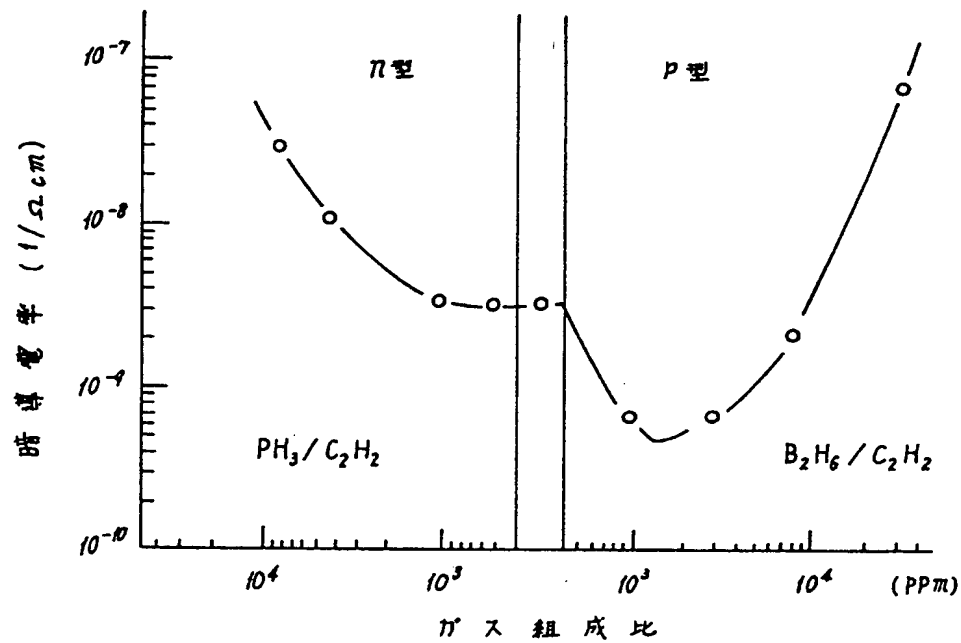
暗導電率のRF電力依存特性

第5図



従来のα-Si TFTの断面図

第7図



α-C薄膜のドーピング特性

第6図